

## **2.14. LifeLongEMC\_**

**Titre :** Modélisation prédictive de l'évolution des performances CEM en transitoire des circuits intégrés sous contraintes environnementales et liées au cycle de vie.

**Porteur du projet :** Laurent Saintis

**Laboratoire :** LARIS, équipe SFD – Université d'Angers

**Laboratoire associé :** ESEO-Tech équipe RF-EMC, IETR UMR CNRS 6164

**Co financeurs :** ¼ Université d'Angers – Polytech Angers – LARIS ; ¼ ESEO

**Doctorant :** Md Jaber Al RASHID

**Encadrant :** Directeur : Mihaela BARREAU (LARIS), Co-encadrants : Mohsen KOOHESTANI (ESEO) et Laurent SAINTIS (LARIS);

**Mots clés :** Compatibilité électromagnétique (CEM), fiabilité, essais de fiabilité, conception système électronique

**Verrous scientifiques ou technologiques levés :**

**Etat :** Début octobre 2019, Thèse soutenue le

### **2.14.1. Résumé du projet**

Les équipements électroniques professionnels, dans de nombreux domaines, ont des durées de vie attendues relativement longues (plusieurs dizaines d'années). Au cours de leur existence, ils peuvent être sujets à des stress liés à leur environnement (variations de température, d'humidité ...) ainsi qu'à des changements de composants en cas de panne, situations pouvant avoir un impact sur leurs performances. Ainsi, afin de minimiser les coûts de ré-conception et de production, il est indispensable d'assurer, dès la phase de conception de ces équipements, une fiabilité et une durabilité maximales et, en particulier, de garantir qu'ils généreront le moins possible de perturbations électromagnétiques et qu'ils seront eux-mêmes résilients vis-à-vis de ces dernières, tout au long de leur cycle de vie.

L'une des causes racines des possibles dysfonctionnements de ces équipements électroniques est le circuit intégré. En conséquence, le travail de thèse proposé a pour objectif de développer des modèles permettant de prédire les performances des circuits intégrés vis-à-vis des perturbations électromagnétiques tout au long de la vie série de l'équipement qu'ils composent. En particulier, des modèles de simulation seront développés afin d'étudier l'influence des stress thermiques et vibratoires, du vieillissement et de l'obsolescence sur le comportement CEM de plusieurs catégories de circuits intégrés. A terme, ces modèles auront pour vocation d'être validés puis incorporés aux données fournies par les fabricants de circuits intégrés afin de faciliter la conception de produits électroniques à la fois fonctionnels et durables.

Pour développer des modèles de dégradations de composants/sous-systèmes du point de vue du profil CEM. Il sera nécessaire d'effectuer des essais suivant la méthode HALT (Highly Accelerated Lifetime Testing) permettant de combiner différents stress environnementaux jusqu'à des niveaux extrêmes. Des moyens d'essais ont été développés par l'ESEO et le laboratoire LARIS En ce sens.

### **2.14.2. Résultats du projet**

#### **2.14.2.1. Résumé des travaux de thèse**

#### **2.14.2.2. Publications**

#### **2.14.2.3. Dissémination**

#### **2.14.2.4. Equipement et ressourcement**